NAMANGAN DAVLAT UNIVERSITETI
ILMIY AXBOROTNOMASI, [2026-10]
ISSN:2181-1458
ISSN:2181-0427

01.00.00-FIZIKA-MATEMATIKA
journal.namdu.uz
PHYSICS AND MATHEMATICS

UO‘K 537.534

NANOO‘LCHAMLI SOI FinFETLARDA CHEGARAVIY TUZOQ HOLATLARI ZICHLIGI VA SIG‘IMINING ELEKTRO FIZIK PARAMETRLARGA TA’SIRI

Karimov Ibroximjon Nabiyevich
Andijon davlat universiteti professori
Foziljonov Mirzabaxrom Baxtiyorjon o‘g‘li
Andijon davlat universiteti o‘qituvchisi
Email: foziljonov.mirzabahrom.1991@gmail.com

Annotatsiya: *Ushbu maqolada nanoo‘lchamli SOI FinFETlarda oksid–yarimo‘tkazgich chegarasidagi tuzoq holatlari sig‘imining (C_{it}) chegaraviy tuzoq holatlari zichligiga (D_{it}) bog‘liqligi va qurilmaning asosiy elektro fizik parametrlariga ta’siri TCAD modellashtirish asosida o‘rganildi. Hisoblashlarda drift–diffuziya transport modeli, zichlik gradientiga asoslangan kvant tuzatishlari, shuningdek, legirlash va kuchli elektr maydon ta’sirlarini hisobga oluvchi harakatchanlik modellari qo‘llanildi. Chegaraviy tuzoq holatlari sig‘imi C_{it} ning sirt potensiali, elektronlar konsentratsiyasi, bo‘sag‘adan past o‘tish volt-amper xarakteristikasining qiyaligi (SS), bo‘sag‘a kuchlanishi (V_{th}) va I_d–V_g xarakteristikasiga ta’siri tahlil qilindi. Natijalar D_{it} ortishi bilan C_{it} ning ortishi zatvorning kanal potensialini boshqarish samaradorligini pasaytirib, sirt potensiali va elektronlar konsentratsiyasining o‘zgarishiga hamda bo‘sag‘a osti ko‘rsatkichlarining yomonlashishiga olib kelishini ko‘rsatdi. Olingan natijalar HfO_2/Si chegarasidagi tuzoq holatlarini nazorat qilish nanoo‘lchamli SOI FinFETlarning elektro fizik xususiyatlarini yaxshilashda muhim ekanligini tasdiqlaydi.*

Kalit so‘zlar: *SOI FinFET, chegara holat (trap) sig‘imi, sirt holatlari zichligi, sirtiy zaryad potensial, bo‘sag‘adan past o‘tish volt-amper tavsifining qiyaligi (SS), bo‘sag‘a kuchlanishi, dreyf-diffuzion model.*

ВЛИЯНИЕ ПЛОТНОСТИ И ЕМКОСТИ ЛОВУШЕЧНЫХ СОСТОЯНИЙ НА ГРАНИЦЕ РАЗДЕЛА НА ЭЛЕКТРОФИЗИЧЕСКИЕ ПАРАМЕТРЫ НАНОРАЗМЕРНЫХ SOI FinFET

Аннотация: *В данной статье на основе TCAD-моделирования исследованы зависимость емкости ловушечных состояний на границе раздела оксид–полупроводник (C_{it}) от плотности ловушечных состояний на границе раздела (D_{it}), а также ее влияние на основные электрофизические параметры наноразмерных SOI FinFET. При моделировании использованы дрейфово-диффузионная модель переноса носителей заряда, квантовая поправка на основе градиента плотности, а также модели подвижности, учитывающие влияние легирования и сильного электрического поля. Проанализировано влияние C_{it} на поверхностный потенциал, концентрацию электронов, подпороговый размах (SS), пороговое напряжение (V_{th}) и передаточную характеристику I_d–V_g. Установлено, что увеличение D_{it} и связанное с ним возрастание C_{it} снижают эффективность управления потенциалом канала со стороны затвора, приводя к изменению поверхностного потенциала и концентрации электронов, а также к ухудшению подпороговых характеристик. Полученные результаты подтверждают важность контроля ловушечных состояний на границе раздела HfO_2/Si для улучшения электрофизических характеристик наноразмерных SOI FinFET.*

Ключевые слова: *SOI FinFET, емкость ловушечных состояний на границе раздела, плотность ловушечных состояний, поверхностный потенциал, подпороговый размах (SS), пороговое напряжение, дрейфово-диффузионная модель.*

EFFECT OF INTERFACE TRAP DENSITY AND CAPACITANCE ON THE ELECTRICAL CHARACTERISTICS OF NANOSCALE SOI FinFETs

Abstract: *This study investigates, using TCAD simulations, the dependence of the oxide–semiconductor interface trap capacitance (C_{it}) on the interface trap density (D_{it}) and its influence on the key electrical characteristics of nanoscale SOI FinFETs. The simulations employ the drift–diffusion carrier transport model, a density-gradient quantum correction, and mobility models that account for doping and high-electric-field effects. The effects of C_{it} on the surface potential, electron concentration, subthreshold swing (SS), threshold voltage (V_{th}), and I_d–V_g characteristics are analyzed. The results show that increasing D_{it} and the associated increase in C_{it} reduce the efficiency of gate control over the channel potential, leading to changes in the surface potential and electron concentration and to degradation of the subthreshold characteristics. The obtained results confirm that controlling trap states at the HfO_2/Si interface is essential for improving the electrical characteristics of nanoscale SOI FinFETs.*

Keywords: *SOI FinFET, interface trap capacitance, interface trap density, surface potential, subthreshold swing (SS), threshold voltage, drift–diffusion model.*

Kirish

Zamonaviy nanoelektronika sohasidagi jadal taraqqiyot yarimoʻtkazgich qurilmalarining geometrik oʻlchamlarini nanometr oʻlchamgacha qisqartirishni talab qilmoqda. Biroq bunday masshtabga oʻtish tranzistorlarda qator murakkab muammolarni yuzaga keltiradi: qisqa kanal effektlarining kuchayishi, sizish toklarning ortishi, boʻsagʻa kuchlanishining oʻzgarishi hamda zatvorning kanal ustidan elektrostatik boshqaruvining yomonlashuvi shular jumlasidandir. Shu munosabat bilan, yuqori darajadagi elektrostatik nazoratni ta’minlay oladigan yangi konstruktiv yechimlarga ehtiyoj ortmoqda. Amaliy jihatdan eng istiqbolli yoʻnalishlardan biri sifatida koʻp zatvorli tranzistor tuzilmalari, xususan, SOI texnologiyasiga asoslangan FinFET tuzulmalari keng qoʻllanilmoqda va nanooʻlchamli qurilmalar samaradorligini oshirishda muhim rol oʻynamoqda.

SOI asosidagi FinFET tranzistorlarda kanal sohasi bir necha tomondan zatvor bilan qamrab olinishi natijasida boʻsagʻa osti koʻrsatkichlari sezilarli darajada yaxshilanadi, sizish toklari kamayadi va qurilmaning umumiy barqarorligi yaxshilanadi. Shu bilan birga, nanooʻlchamli tuzilmalarda chegara sohasi sifati hal qiluvchi omil boʻlib qolmoqda. Xususan, oksid-yarimoʻtkazgich chegarasida mavjud nuqsonlar va tuzoq (trap) holatlar qurilmaning elektrofizik xususiyatlariga sezilarli ta’sir koʻrsatadi. Sirt holatlari zichligi (D_{it}) ortishi bilan chegarada zaryad tashuvchilarni ushlab turuvchi energetik holatlar soni koʻpayadi, bu esa elektrostatik boshqaruv jarayonlari hamda zaryad tashuvchilarning transport xususiyatlarining oʻzgarishiga olib keladi.

Adabiyotlar tahlili

Nanooʻlchamli tranzistorlar, xususan FinFET arxitekturasi, an’anaviy planar MOSFET lardan farqli ravishda yuqori darajadagi elektrostatik boshqaruvni ta’minlashi, sizish toklarining pastligi hamda qisqa kanal effektlarini samarali kamaytirshi bilan ajralib turadi. Shu bois FinFET qurilmalari zamonaviy integrallashgan sxemalarda asosiy aktiv element sifatida keng qoʻllanilmoqda.

Oksid-yarimoʻtkazgich chegarasidagi tuzoqlar sigʻimining ortishi SS ning yomonlashuviga, ya’ni tranzistorning boʻsagʻadan past sohasining boshqaruv xususiyatlari yomonlashishiga sabab boʻladi [1]. Shu bilan birga, chegarada joylashgan tuzoqlar kanal boʻylab zaryad taqsimotini, elektronlar konsentratsiyasini, volt-amper tavsifini va boʻsagʻa kuchlanishini ham oʻzgartirishi mumkin.

Soʻnggi yillarda e’lon qilingan tadqiqot ishlarida FinFETlarning uch oʻlchamli zatvor tuzilishi kanal ustidan elektrostatik boshqaruvni sezilarli darajada kuchaytirishi koʻrsatib oʻtilgan [2]. Biroq, bunday geometrik ustunliklar bilan bir qatorda, qurilmaning oksid-yarimoʻtkazgich chegarasi sifati va sirtdagi mavjud nuqsonlarga nisbatan sezgirligining ortishi ham kuzatiladi [3]. Xususan, oksid-yarimoʻtkazgich chegarasida hosil boʻluvchi tuzoqlar (trap) sonining ortishi qurilmaning elektrofizik parametrlariga salbiy ta’sir koʻrsatishi mumkinligi ta’kidlangan.

Oksid-yarimoʻtkazgich chegarasida hosil boʻladigan tuzoq (trap) holatlari zaryad tashuvchilarni tutib qolish va ularni qayta chiqarish xususiyatiga ega boʻlib, qurilmaning boʻsagʻa kuchlanishi, boʻsagʻa osti rejimi, volt-amper tavsifi hamda qurilmaning ishonchliligiga bevosita ta’sir koʻrsatadi. Bir qator tadqiqotlarda ushbu holatlar zatvorning kanal ustidan elektrostatik boshqaruvini pasaytirishi, shuningdek, boʻsagʻa tokining oʻzgarishiga asoslanib sirt holatlari zichligini (Dit) baholash mumkinligi koʻrsatib berilgan [4].

Shuningdek, Chenming Hu tomonidan ishlab chiqilgan klassik MOS nazariyasida sirtiy holatlar va oksidda tutib qolingan zaryadlarning mavjudligi yassi zonali kuchlanish ($\mathbf{V_{fb}}$), boʻsagʻa kuchlanishi ($\mathbf{V_{th}}$) hamda boʻsagʻadan past holatdagi tok koʻrsatkichlarini yomonlashtirishi qayd etilgan [5]. Bu esa nanooʻlchamli tranzistorlarda chegara sohasi sifatini nazorat qilishning muhimligini yana bir bor tasdiqlaydi.

Soʻnggi yillarda olib borilgan tadqiqotlar chegarada mavjud boʻlgan tuzoqlar aynan boʻsagʻadan past holatlar rejimining asosiy cheklovchi omillaridan biri ekanligini tasdiqlamoqda. Xususan, 2025-yilda InGaAs asosidagi nanosheet tranzistorlarda oʻtkazilgan izlanishlarda tuzoq holatlarning mavjudligi SS ning yomonlashuvi bilan bevosita bogʻliqligi koʻrsatilib, ular elektrostatik boshqaruv samaradorligini cheklovchi muhim omil sifatida talqin qilingan [6].

Material tizimi turlicha boʻlishiga qaramasdan, mazkur natijalar nanooʻlchamli maydon tranzistorlar uchun umumiy fizik qonuniyatni aks ettiradi: chegaradagi tuzoq holatlari yetarli darajada kamaytirilmas ekan tranzistorlarning elektrofizik parametrlarini yaxshilash imkoniyatiga erishish mushkul boʻladi.

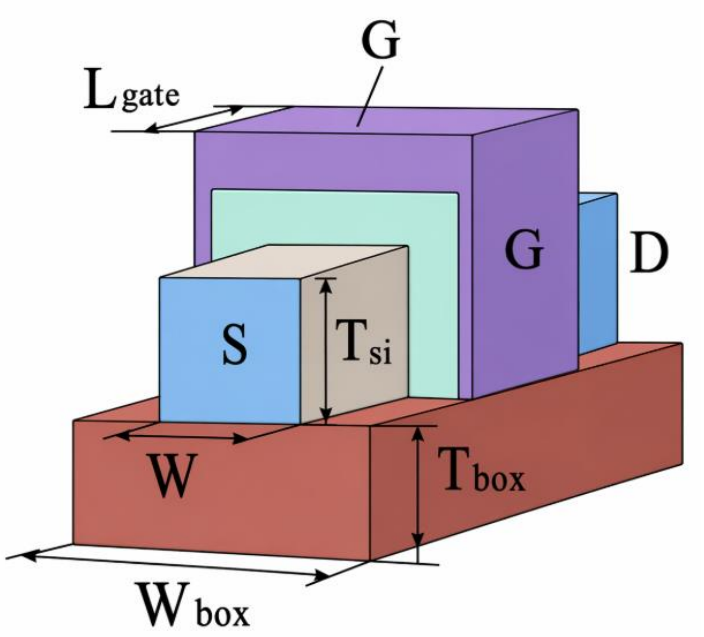
Shunga qaramay, mavjud ilmiy manbalarning aksariyatida sirt holatlari zichligi (Dit), chegaradagi tuzoq holatlar sigʻimi (Cit), sirtiy potensial, SS hamda boʻsagʻa kuchlanishi oʻrtasidagi oʻzaro bogʻliqliklar koʻproq alohida parametrlar kesimida tahlil qilingan. Ayniqsa, nanooʻlchamli SOI FinFET tranzistorlarda oksid–yarimoʻtkazgich chegarasidagi tuzoq holatlar sigʻimining sirt holatlari zichligiga bogʻliqligi asosida sirtiy potensial, zaryad tashuvchilar konsentratsiyasi, Id–Vg

tavsifii, SS va bo‘sag‘a kuchlanishining o‘zaro ta’sirini yagona model doirasida kompleks ravishda o‘rganish yetarli darajada yoritilmagan.

Shu sababli, C_{it} ni markaziy parametr sifatida tanlab, uning D_{it} bilan funksional bog‘liqligi hamda qurilmaning asosiy elektrofizik xususiyatlariga ta’sirini integrallashgan model asosida tadqiq etish dolzarb ilmiy masala sifatida qaraladi.

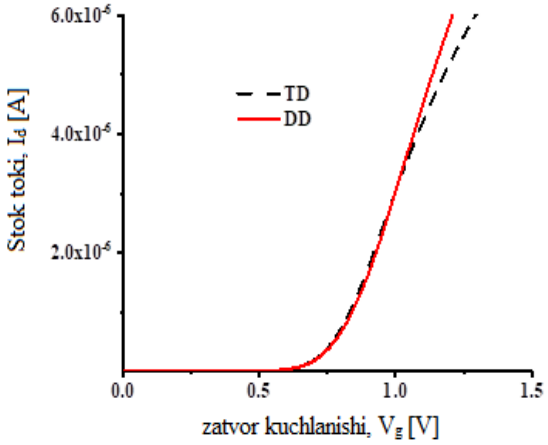
Tadqiqot metodologiyasi

Ushbu maqola Synopsys Sentaurus TCAD dasturida raqamli modellashtirish asosida amalga oshirildi. Tadqiqot ob’ekti sifatida kremniy texnologiyasi asosida tayyorlangan vertikal maydon tranzistori — FinFET tuzilmasi tanlab olindi. Qurilmaning uch o‘lchamli geometrik modeli shakllantirilib, uning asosiy geometrik o‘lchamlari (zatvor, kanal, istok va stok sohalari hamda oksid qatlamlari) fizik jihatdan real sharoitlarga mos holda parametrik tarzda belgilandi. FinFET tuzilmasining umumiy ko‘rinishi 1-rasmda keltirilgan bo‘lib, tranzistorning geometrik o‘lchamlari va asosiy texnologik parametrlari 1-jadvalda ko‘rsatilgan.

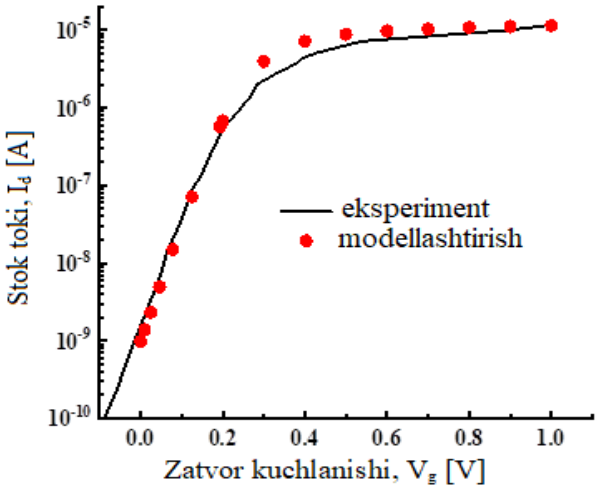


1-rasm. Modellashtirilgan FinFET tranzistorning tuzulmasi

SOI FinFET tranzistori volt-amper tavsifiga mos transport modelini tanlash maqsadida dreyf-diffuzion hamda termodinamik transport modellari asosida modellashtirildi [7]. 2-rasmda keltirilgan natijalarga ko‘ra, zatvor kuchlanishi $V_g \approx$ 1V



2-rasm. Termodinamik (TD) va diffusion-drift (DD) transport modellaridan foydalangan holda modellashtirilgan Id–Vg tavsiflar [10]



3-rasm. I_d–V_g tavsiflarini modellashtirish va [10,11]-manbada keltirilgan tajriba natijalari bilan taqqoslash orqali kalibrovkalash

gacha bo‘lgan oraliqda har ikkala I_d-V_g tavsiflari deyarli bir-biriga mos keladi.

Shuning uchun hisoblash resurslarini (quvvat va vaqtni) tejash maqsadida modellashtirish jarayonida zaryad tashuvchilar transporti dreyf-diffuzion modeli asosida tavsiflandi. Nanoo‘lchamli tranzistorlarda kvant effektlarni

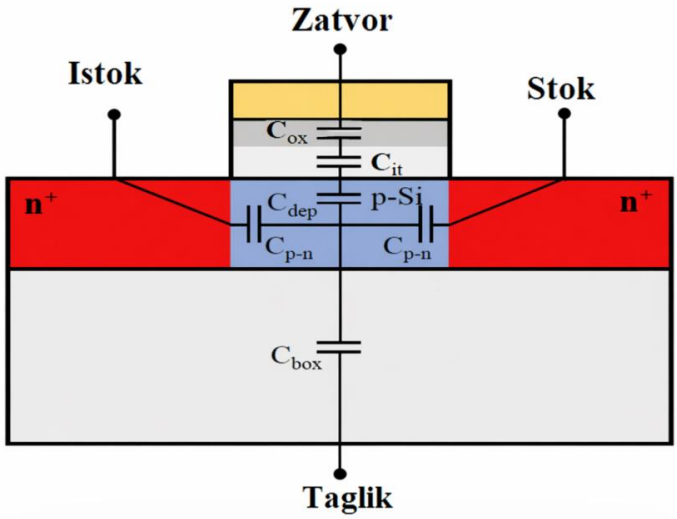
inobatga olish maqsadida zichlik gradientiga asoslangan kvant tuzatmalari joriy etildi. Bundan tashqari, harakatchanlik modelida kirishma atomlar konsentratsiyasiga bog‘liqlik hamda kuchli elektr maydonlarda yuzaga keladigan tezlikning to‘yinish effekti hisobga olindi. Hisoblashlarda Puasson va uzluksizlik tenglamalarini birgalikda yechish orqali qurilmaning elektrostatik holati va zaryad tashuvchilar taqsimoti aniqlab borildi. Modellashtirishda qo‘llanilgan model natijalari [8]-manbada keltirilgan tajriba natijalari bilan $\mathbf{I_d–V_g}$ tavsiflarini taqqoslash orqali solishtirildi (3-rasm).

1-jadval

Tranzistorning geometrik o‘lchamlari va asosiy parametrlari

Nomi	Belgilanishi	Modellashtirish
Istok, Stok va kanal soxalarining kirishma konsentratsiyasi	N_{sub}	n-tip (fosfor), $10^{20} sm^{-3}$ p –tip (Bor) $10^{15}\ sm^{-3}$,
Zatvor osti oksid qatlam qalinligi(HfO_2)	t_{ox}	2,5 nm
Kanal qalinligi (Si)	T_{si}	30 nm
Kanal kengligi (Si)	W	12 nm
Kanal osti oksid qalinligi (SiO_2)	T_{box}	100 nm
Zatvor uzunligi (metall)	L_{gate}	25 nm

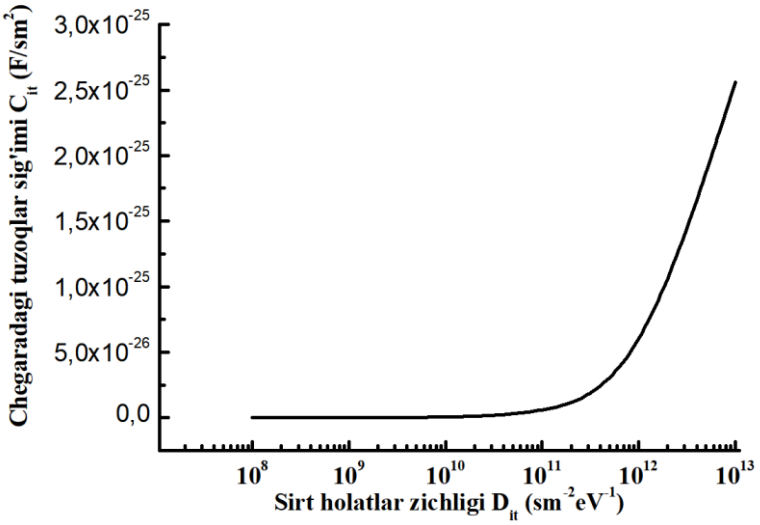
Tadqiqot doirasida chegaradagi tuzoq holatlarining ta’sirini o‘rganish uchun oksid–yarimo‘tkazgich chegarasida bir jinsli zaryadlangan soha modeli qo‘llanildi. Sirt holatlari zichligi ($\mathbf{D_{it}}$) ning turli qiymatlari uchun chegaradagi tuzoq holatlar sig‘imi ($\mathbf{C_{it}}$) hisoblanib (4-rasm), uning elektrostatik maydon potensiali, zaryad tashuvchilar konsentratsiyasi, tok–kuchlanish ($\mathbf{I_d–V_g}$) tavsifiga ta’siri tahlil qilindi. Shu tariqa, modellashtirish natijalari asosida oksid-yarimo‘tkzgich chegarasi sifati va qurilmaning elektrofizik xususiyatlari o‘rtasidagi o‘zaro bog‘liqlik kompleks ravishda baholandi.



4-rasm. SOI MOSFET tuzilmasining ekvivalent sig‘im modeli

Tahlillar va natijalar

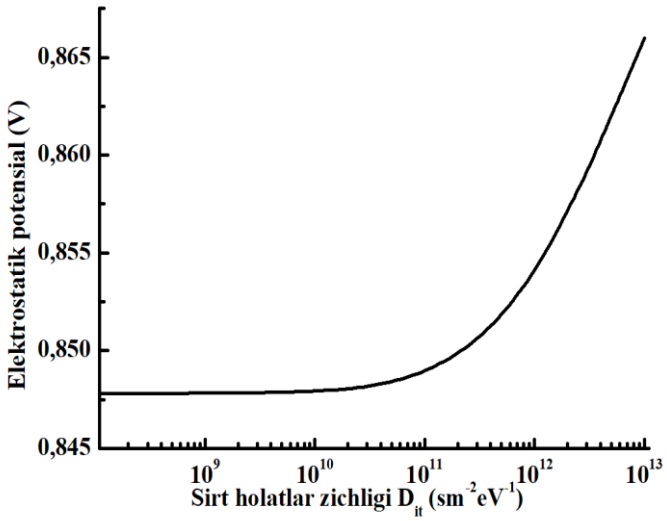
Oksid-yarimo‘tkazgich chegarasida hosil bo‘lgan tuzoqlar sig‘imi Cit chegaraviy tuzoq holatlari zichligi Dit ni sig‘imiy ekvivalenti bo‘lib, chegarada hosil bo‘lgan tuzoqlarda elektr zaryadlarni tutib qolinishini va bo‘shashini tavsiflaydi. 5-rasmdan ko‘rinadiki, Dit ning kichik qiymatlarida (108-1010 cm-2 eV-1) sirtiy holat sig‘imi deyarli nolga yaqin bo‘lib, juda sekin o‘zgaradi. Bu holat kichkina sirtiy holatlar zichliklarda tuzoqlar hosil qilgan sirtiy holat sig‘imi umumiy sig‘imga ta’sir etmasligini bildiradi. Fizik jihatdan bunday holatda zatvor-kanal (zatvor-istok (stok)) tizimining sig‘imi asosan oksid qatlam sig‘imi Cox va kambag‘allashgan qatlam sig‘imi Cdep bilan belgilanadi. Chegaradagi tuzoqlar hosil qilgan sirtiy holat sig‘imi esa deyarli sezilmaydi. Biroq Dit ning 1011 cm-2 eV-1 dan katta qiymatlarida Cit ning ortishi kuzatiladi. Ayniqsa 1012-1013 cm-2 eV-1 oraliqda grafikning qiyaligi keskin ortib, chegaradagi tuzoqlarning sirtiy holat sig‘imi keskin ortishini ko‘rishimiz mumkun. Bu holat yuqori chegaraviy tuzoq holatlari zichligida chegaradagi tuzoqlar zaryad almashinuvi jarayonida ishtirok etib zatvor kuchlanishiga sezilarli ta’sir etayotganligini ko‘rsatadi.



5-rasm. Chegaraviy tuzoq holatlari zichligi Dit ni chegarada joylashgan tuzoq holatlar sig‘imi Cit ga ta’siri

Mazkur natija shuni anglatadiki, chegarada hosil bo‘lgan tuzoqlar soni ortgani sari zatvor kuchlanishining ma’lum qismi kanalni boshqarishga emas, balki chegaradagi tuzoqlarni zaryad bilan to‘ldirish va muvozanatlashga sarflanadi. Shu sababli C_{it} ni ortishi zatvor nazoratining samaradorligini pasaytiruvchi asosiy omillardan biri hisoblanadi.

Oksid-yarimo‘tkazgich chegarasidagi tuzoqlarda tutib qolingan zaryadlar hosil qiladigan sirtiy holat potensiali kanal yuzasidagi umumiy elektrostatik maydon potensialini o‘zgarishini belgilovchi asosiy parametr hisoblanadi. Sirtiy holat potensiali zatvor kuchlanishining kanalni boshqarish darajasini tavsiflaydi. Chegara sohasida tuzoqlar mavjud bo‘lganda zatvor kuchlanishining ma’lum qismi kanalni inversion holatga olib kelishga emas, balki tuzoqlarda tutib qolingan zaryadlarni muvozanatlashga sarflanadi. Shu sababli chegaraviy tuzoq holatlari zichligi Dit ning ortishi ni o‘zgarishiga olib keladi. Dit ning 108-1010 cm-2 eV-1 qiymatlarida sirtiy holat potensiali deyarli o‘zgarmaydi va barqaror saqlanadi. Bu holatda Cit hali juda kichik bo‘lib, zatvor kuchlanishining kanal ustidan elektrostatik nazorati kuchli ekeanligini ko‘rsatadi. Boshqacha aytganda kanal yuzasidagi elektrostatik maydon potensiali asosan Cox va Cdep bilan belgilanadi. $\varphi_S \varphi_S \varphi_S$

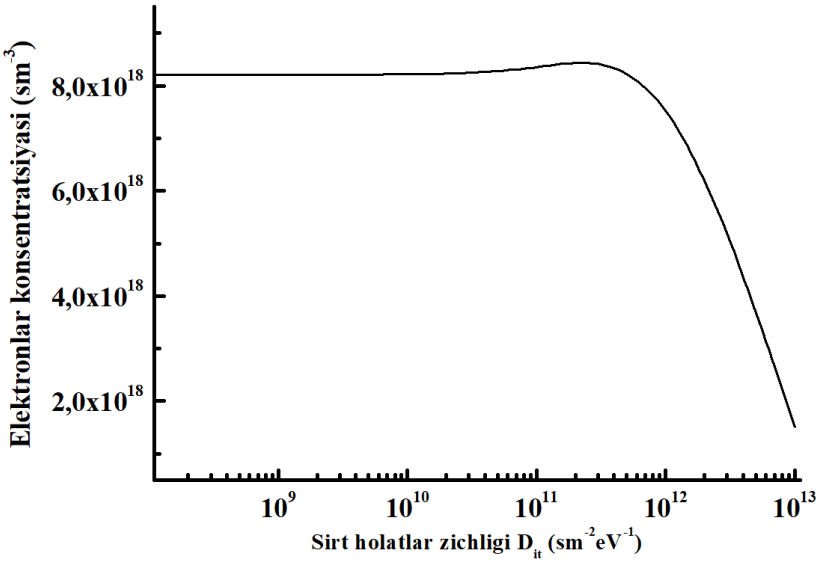


6-rasm. Sirt holatlar zichligining elektrostatik maydon potensialiga ta’siri

Dit ning 1011 cm-2 eV-1 dan yuqori qiymatlarida chegaradagi tuzoqlarda tutib qolingan zaryadlar hosil qilgan sirtiy holat potensiali orta boshlaydi va ayniqsa 1012-1013 cm-2 eV-1 qiymatlar oralig‘ida o‘sish ancha keskin bo‘ladi. Buni 6-rasmda ham ko‘rishimiz mumkun. Bu natija yuqori chegaraviy tuzoq holatlari zichligida tuzoqlardagi zaryadlar qayta taqsimlanishini va kanal yuzasida qo‘shimcha elektrostatik potensial paydo bo‘lishini bildiradi. φ_S

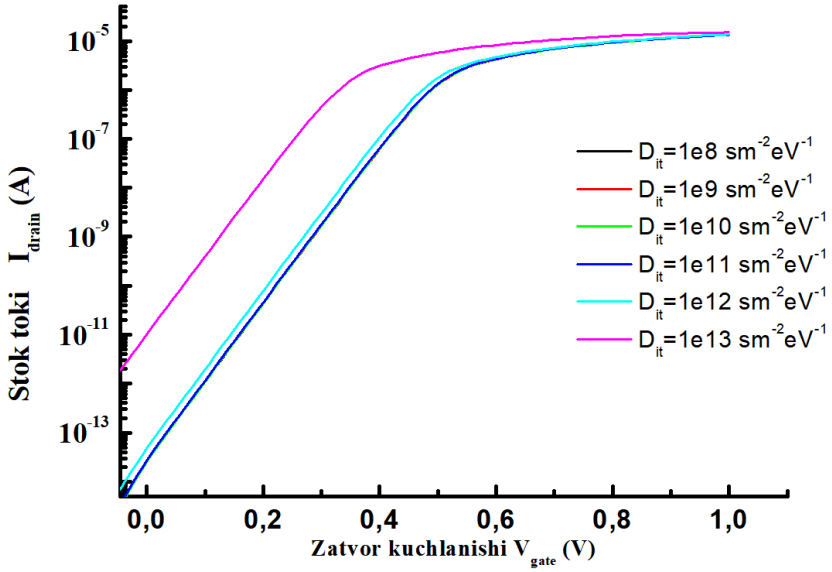
Keling endi kanaldagi tok tashuvchi zaryadlar konsentratsiyasi n ni tuzoq holatlar sig‘imi Cit ta’sirida kamayishini tahlil qilaylik. Kanaldagi elektronlar konsentratsiyasi n tranzistorning inversion holatini ifodalovchi asosiy elektrofizik parametr hisoblanadi. Sirt holatlari zichligi ortganda chegaradagi tuzoqlar hosil qilgan sig‘imi Cit ning ortishi kanaldagi zaryad taqsimotini o‘zgartiradi va natijada erkin tok tashuvchilar konsentratsiyasiga sezilarli ta’sir ko‘rsatadi. Shu sababli n ning Dit ga bog‘liqligini tahlil qilish Cit ning fizik ahamiyatini tushuntirishda muhim muhum hisoblanadi. Tok

tashuvchilar konsentratsiyasi inversion zaryadga bog‘liq bo‘lganligi uchun Cit ortishi tok tashuvchilar sonining kamayishiga olib keladi (7-rasm). Grafikdan ko‘rinadiki, Dit ning kichik qiymatlarida tok tashuvchi zaryadlar konsentratsiyasi deyarli o‘zgarmaydi. Bu shuni anglatadiki, ushbu oraliqda Cit hali Cox va Cdep ga nisbatan kichik bo‘lib, kanal inversion holatiga sezilarli to‘sqinlik qilmaydi. Biroq Dit ning yuqori qiymatlarida Cit sezilarli darajada ortadi va natijada tok tashuvchi zaryadlar konsentratsiyasining kamayishi kuzatiladi.



7-rasm. Sirt holatlar zichligining elektronlar konsentratsiyasiga ta’siri

Bo‘sag‘adan past o‘tish rejimida tokning I_d-V_g bo‘yicha o‘sishi sekinlashadi va I_d-V_g egri chizig‘ining qiyaligi chap tomonga siljiydi. 8-rasmdan shuni xulosa qilishimiz mumkunki, D_{it} ning kichik qiymatlarida tok–kuchlanish egri chiziqlari bir-biriga juda yaqin joylashadi. Bu holat sirtiy holat zichliklarining 10^8-10^{10} cm^{-2} eV^{-1} qiymatlarida C_{it} qiymati hali yetarlicha kichik bo‘lib, C_{ox} oksid qatlam sig‘imiga nisbatan sezilarli qo‘shimcha sig‘imiy yuklama hosil qilmasligi bilan izohlanadi. Boshqacha aytganda, ushbu oraliqda zatvor kuchlanishining asosiy qismi kanal sohasida inversion qatlamni shakllantirishga sarflanadi. D_{it} qiymati ortishi bilan C_{it} ham mos ravishda ortadi va natijada tok–kuchlanish egri chiziqlarining bo‘sag‘a osti qismida deformatsiya kuzatiladi. Chegaraviy tuzoq holatlari zichligining yuqori qiymatlarida (10^2-10^{13} cm^{-2} eV^{-1}) logarifmik masshtabda tasvirlangan tok–kuchlanish tavsifi «yoyilgan» ko‘rinishga ega bo‘ladi, ya’ni egri chiziq chap tomonga siljiydi. Ushbu holat C_{it} ning zatvorning kanal ustidan elektrostatik boshqaruvini susaytirishi hamda inversion qatlamning shakllanishini qiyinlashtirishi bilan izohlanadi.



8-rasm. FinFET tranzistorida modellashtirish orqali olingan D_{it} ning turli qiymatlarida I_d–V_g tavsifi

Bu degrodatsiyalar tuzoqlardagi zaryadlarining yassi zonalar kuchlanishi (FinFET tuzilmasida yarimo‘tkazgich sirtida energetik zonalar egilmaydigan, ya’ni tuzoqdagi zaryadlar hosil qilgan maydon potensiali deyarli nolga teng bo‘ladigan zatvor kuchlanishi)ga qo‘shayotgan hissasi, kanal bo‘ylab tok tashuvchi zaryadlarning kamayishi va bo‘sag‘a osti xatti-harakatning deformatsiyalanishi bilan bog‘liq.

Xulosa

Nanoo‘lchamli SOI FinFET tranzistorida chegaradagi tuzoq holatlari zichligi D_{it} ning oksid-yarimo‘tkazgich chegarasidagi tuzoqlar hosil qilgan sig‘im C_{it} orqali qurilmaning asosiy elektrofizik parametrlariga ta’siri kompleks tarzda tahlil qilindi. Olingan natijalar shuni ko‘rsatdiki, D_{it} ortishi bilan C_{it} ham ortadi va aynan shu parametr zatvor–kanal bog‘lanishining zaiflashishida markaziy rol o‘ynaydi.

Tahlil natijalariga ko‘ra, C_{it} ning ortishi tuzoqlardagi tutib qolingan zaryadlar hosil qilgan sirtiy holat potensialining o‘zgarishi zatvor kuchlanishini kanal bo‘ylab sezgirligini kamaytiradi. Natijada kanal holatini boshqarish samaradorligi sustlashadi va inversion qatlamining shakllanishi qiyinlashadi. Bu holat elektronlar konsentratsiyasining kamayishida, tok–kuchlanish tavsifining bo‘sag‘adan past sohadagi deformatsiyalanishida hamda SS ning ortishida yaqqol namoyon bo‘ldi. Ayniqsa, D_{it} ning yuqori qiymatlarida C_{it} ning tez ortishi bo‘sag‘a osti rejimining sezilarli yomonlashishiga olib kelishi aniqlandi.

Umuman olganda, olingan natijalar chegaradagi tuzoqlar sig‘imining ortishi nanoo‘lchamli SOI FinFET tranzistorlarda qurilma parametrlarining degradatsiyasiga olib kelishini tasdiqlaydi. Shuning uchun yuqori sifatli va barqaror bo‘sag‘a osti xususiyatlarga ega qurilmalarni yaratishda sirtiy holatlari zichligini kamaytirish va mos ravishda C_{it} ni minimallashtirish muhim texnologik talab hisoblanadi.

Foydalanilgan adabiyotlar

1. [1] S. M. Sze, K. K. Ng, Physics of Semiconductor Devices, 3rd ed., Wiley, 2007.

2. [2] C. Auth et al., «A 22nm high performance and low-power CMOS technology featuring fully-depleted tri-gate transistors,» IEDM, 2012.

3. [3] J.-P. Colinge, FinFETs and Other Multi-Gate Transistors, Springer, 2008.

4. [4] B. K. Boksteen, J. Schmitz, and R. J. E. Hueting, «Interface Trap Density Estimation in FinFETs Using the g_m/I_D Method in the Subthreshold Regime,» IEEE Transactions on Electron Devices, vol. 63, no. 5, pp. 1814–1820, 2016.

5. [5] Chenming Hu, Modern Semiconductor Devices for Integrated Circuits, Prentice Hall, 2010.

6. [6] L. Balestra et al., «Impact of interface traps on the subthreshold performance of InGaAs nanosheet transistors,» Solid-State Electronics, 2026.

7. [7]. Atamuratov E.A., Karimov I.N., Foziljonov M.B., Abdikarimov A.E., Atamuratov O., Khalilloev M // Impact of local oxide trapped charge on electrical and Capacitance characteristics of SOI FinFET // East Eur. J. Phys. 3, 0 (2025), ISSN 2312-4334, https://doi.org/10.26565/2312-4334-2025-3-00. (№ 3, Scopus).

8. [8] V.S. Basker, T. Standaert, and H. Kawasaki, et.al., in: Proc. Symp. VLSI Technol. (Honolulu, HI, USA, 2010), pp. 19–20.